

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-182973
(43)Date of publication of application : 23.07.1993

(51)Int. Cl.

H01L 21/321

(21)Application number : 04-000539
(22)Date of filing : 07.01.1992

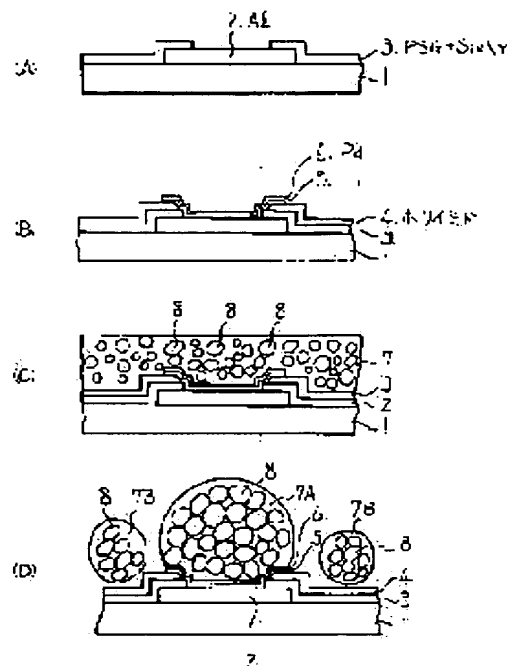
(71)Applicant : FUJITSU LTD
(72)Inventor : KIYOKAWA HAJIME

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To restrain an irregularity in the height of a solder bump forming a bump shape and to enhance the strength of the solder bump by a method wherein conductive fillers having a large particle size are mixed with a solder paste, the whole surface of a chip is coated with the solder paste and a heat treatment is executed.

CONSTITUTION: An Al pad 2 is formed on a semiconductor substrate 1; a cover film 3 is grown on it by a vapor growth method. Then, a polyimide film 4 is applied to the whole surface of the substrate; a Ti film 5 and a Pd film 6 are applied as barrier metal films. Metal balls which can be eutectic with a solder, e.g. Au or Cu whose particle size is 70 to 100 μ m, as conductive fillers are mixed with a paste in which an organic acid, a Pd powder and an Sn powder have been diffused into an organic solvent in the ratio of 1:4 to 1:25 in terms of their volume percentage. The whole surface of the substrate is coated with the solder paste 7 with which the fillers have been mixed; a heat treatment is executed to the substrate at 200 to 320 °C for several minutes. Thereby, a solder alloy bump 7A is formed selectively only the barrier metal film. At this time, the conductive fillers act as a role to form the framework of the bump, and the height of the bump becomes uniform.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-182973

(43) 公開日 平成5年(1993)7月23日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321		9168-4M	H 0 1 L 21/92	F
		9168-4M		D

審査請求 未請求 請求項の数 3 (全 3 頁)

(21) 出願番号 特願平4-539

(22) 出願日 平成4年(1992)1月7日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 清川 肇

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 井桁 貞一

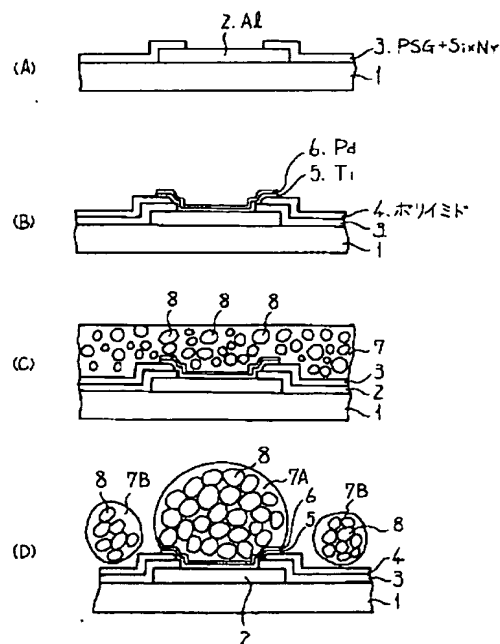
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 パンプの形成方法に関し、パンプの高さを揃えることを目的とする。

【構成】 1) パンプ材料と、該パンプ材料の粒径より大きく且つ該パンプ材料と共晶化する金属粒からなる導電性フィラとを有機溶剤中に混入したペーストを半導体基板上に塗布し、次いで該基板を熱処理して該基板上に形成された金属膜上に選択的にパンプを形成する、2) 前記導電性フィラがAu、またはCu、またはSn、またはAg、またはNiからなる金属球である、3) 前記導電性フィラの粒径が少なくともパンプ材料の粉末の2倍以上で且つパンプ高さの1/2以下であるように構成する。

実施例の断面図



1

【特許請求の範囲】

【請求項1】 バンプ材料と、該バンプ材料の粒径より大きく且つ該バンプ材料と共晶化する金属粒からなる導電性フィラとを有機溶剤中に混入したペーストを半導体基板上に塗布し、次いで該基板を熱処理して該基板上に形成された金属膜上に選択的にバンプを形成することを特徴とする半導体装置の製造方法。

【請求項2】 前記導電性フィラがAu、またはCu、またはSn、またはAg、またはNiからなる金属球であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記導電性フィラの粒径が少なくともバンプ材料の粉末の2倍以上で且つバンプ高さの1/2以下であることを特徴とする請求項1または2記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法に係り、特に半導体チップの接続端子となるバンプの形成方法に関する。

【0002】 近年、高密度実装が進み、基板またはフィルムへのチップの接続（ボンディング）には半田バンプが要求されている。そのため半田バンプを、寸法のばらつきを少なく且つ安定に形成させる必要がある。

【0003】

【従来の技術】 高密度実装の進展に伴い、印刷配線されたフィルム状のテープにチップを自動機で接合するTAB（Tape Automated Bonding）や、基板上へチップを反転して接合するフリップチップボンディングが用いられている。TABではバンプはチップ周辺部に形成されているが、フリップチップボンディングではチップ内部の接合点にもバンプを形成する所謂エリアバンプ（Area Bump）形成工程が要求され、この場合は特にバンプの高さの制御が重要である。

【0004】 いずれにしても、従来は半田メッキ法によって、チップ上に被着されたカバー絶縁膜の開口部に露出された金属パッド上に半田メッキし、熱処理により形状に丸みをつけて半田バンプを形成していた。

【0005】

【発明が解決しようとする課題】 ところが、半田バンプは熱処理後その高さにばらつきを生じていた。例えば、鉛（Pb）/ 錫（Sn）半田の場合の高さを100 μ mとすると、そのばらつきは10%以上あり、そのため高精度高密度実装が困難となり、接合歩留りの低下を招いていた。

【0006】 本発明はチップ上でバンプの高さを揃えることを目的とする。

【0007】

【課題を解決するための手段】 上記課題の解決は、

1) バンプ材料と、該バンプ材料の粒径より大きく且つ該バンプ材料と共晶化する金属粒からなる導電性フィラとを有機溶剤中に混入したペーストを半導体基板上に塗

2

布し、次いで該基板を熱処理して該基板上に形成された金属膜上に選択的にバンプを形成する半導体装置の製造方法、あるいは

2) 前記導電性フィラがAu、またはCu、またはSn、またはAg、またはNiからなる金属球である前記1) 記載の半導体装置の製造方法、あるいは

3) 前記導電性フィラの粒径が少なくともバンプ材料の粉末の2倍以上で且つバンプ高さの1/2以下である前記1) または2) 記載の半導体装置の製造方法により達成される。

【0008】

【作用】 本発明ではバンプ形成工程において、半田ペースト中に粒径の大きい導電性フィラを入れてチップ上全面に塗布し、熱処理することによりバリア金属上にのみ選択的に半田合金からなるバンプを形成している。

【0009】 この場合、本発明者の実験によれば上記フィラの存在によりバンプ高さのばらつきが低減していることが確認された。これは、バンプ内には少なくとも2個以上のフィラが入り、これがバンプ形状を形成する骨格となって半田バンプの高さのばらつきを抑え、強度を向上させているものと考えられる。

【0010】

【実施例】 図1(A)～(D)は本発明の実施例を説明する断面図である。図1(A)において、半導体基板1上にアルミニウム（Al）からなるパッド2を形成し、その上に、気相成長（CVD）法により、カバー膜3として、例えばりん珪酸ガラス（PSG）膜とプラズマ窒化シリコン（Si₃N₄）膜を順に成長する。

【0011】 次いで、パッド2上のカバー膜3を開口する。図1(B)において、基板上全面にポリイミド膜4を被着し、ドライエッチングまたはリフトオフ法によりパッド2上を開口する。

【0012】 次いで、バリア金属膜としてチタン（Ti）膜5とパラジウム（Pd）膜6を被着し、これらの膜をパターニングしてパッド2上の領域を残す。図1(C)において、有機酸パラジウム（有機酸Pd）とSn粉末（粒径25～50 μ m）を有機溶媒中に拡散させたペースト中に、導電性フィラとして、半田と共晶可能な金属球、例えば粒径70～100 μ mのAu、Cu、Sn、Ag、Ni等からなる球を半田に対し体積率で（1：4）～（1：25）の割合で混入する。

【0013】 このフィラ混入ペースト（有機酸Pd+Sn粉末+有機溶媒+導電性フィラ）7を基板上全面に塗布する。図1(D)において、基板に200～320℃で数分間の熱処理を加えると、バリア金属膜上にだけ選択的に半田合金バンプ7Aが形成される。この場合導電性フィラがバンプの骨格を形成する役目を果たしバンプの高さが揃うようになる。また、ポリイミド膜4上に半田球7Bが形成されるがこれはエチルアルコール、イソプロピルアルコール等で洗い落とす。

3

4

【0014】実施例では有機酸PdとSn粉末を有機溶媒中に拡散させたペーストを用いたが、単なるPd、Sn粉末を有機溶媒中に拡散させたペーストを用いてもよく、またIn系半田の場合は、In粉末とAuまたはAgまたはSnまたはNi粉末を有機溶媒中に拡散させたペーストを用いてもよい。

【0015】これらの場合、導電性フィラとして導入する金属球の粒径は、少なくとも半田として使用される金属粉末の2倍以上、およびバンプ高さの1/2以下とすればよいことが、種々実験の結果分かった。

【0016】

【発明の効果】本発明によれば、バンプの高さ±5%に揃えることができた。この結果、特にチップ中央部に存在するエリアバンプの接合の信頼性が向上した。

【図面の簡単な説明】

【図1】 本発明の実施例を説明する断面図

【符号の説明】

- 1 半導体基板
- 2 パッド
- 3 カバー膜（下層PSG膜と上層Si₃N₄膜からなる）
- 4 ポリイミド膜
- 5 バリAMEタル膜でTi膜
- 6 バリAMEタル膜でPd膜
- 10 7 本発明のペースト
- 7A 本発明のバンプ
- 7B 半田球
- 8 導電性フィラ

【図1】

実施例の断面図

